実験トランジスタ・アンプ設計講座

黒田 徹

●実用技術編

第10章　回路シミュレータSPICE入門（28）

本機の原理回路

前回のEL 34 PPハイブリッド・パワー・アンプのオペアンプを，ディスクリート・トランジスタに置き換えました（第1図）．深い理由はありません．オペアンプを使った回路はシンプルで回路設計の妙味が乏しいので，ディスクリート構成にしたまでです．

(1)　初段FET

電気的特性の観点からは相互コンダクタンスg_mが2mSぐらいの2SK 30 ATMが使いやすいのですが，ペアの選別や熱結合が面倒なので，1チップ・デュアルFETの2SK 150（GR）を使います．

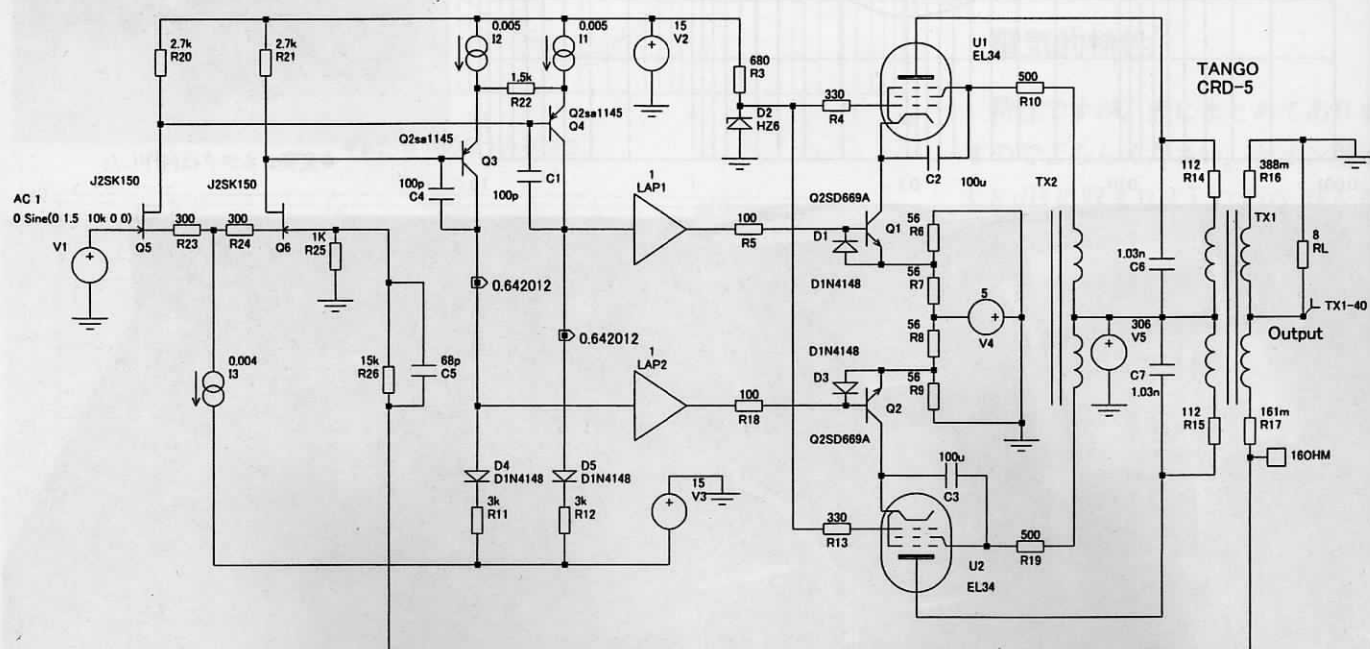
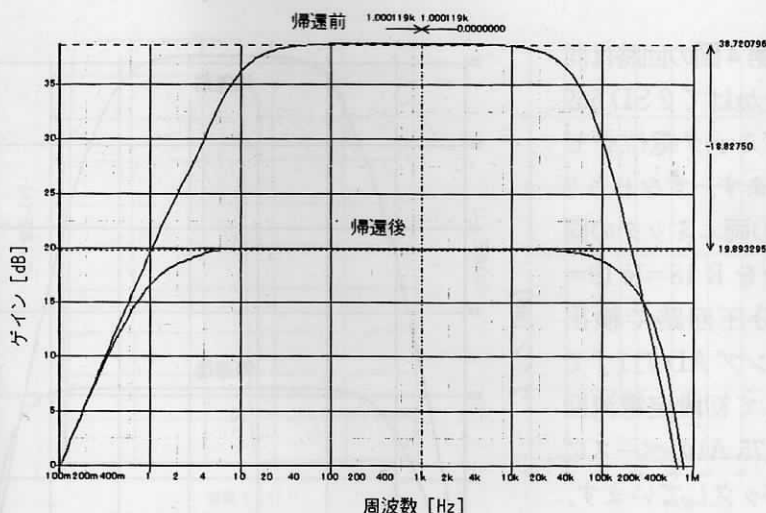
初段のg_mが大きいと，2段目のベース・コレクタ間に接続する位相補償容量の値を大きくしなければならないので，FETのソースに300Ωを挿入し，実質的なg_mを抑えています．2SK 150の各ドレイン電流は2mAです．2SK 150の自作デバイス・モデルを第1表に示します．

(2)　2段目

2SA 1145の差動増幅回路です．2SA 872 AでもOKです．エミッタ電流は5mAの定電流源で安定化しています．エミッタ～エミッタ間のR 22の値でゲインを調整できます．

2SA 1145の自作デバイス・モデ

〈第1表〉本機で使用する素子のデバイ・スモデル

```
.MODEL J2SK150  NJF (BETA=10m  VTO=-1.0 CGD=6p CGS=10p PB=8)
.MODEL Q2SA872A PNP (IS=1.5E-14 BF=500 VAF=150 RB=200 IK=0.025
+                    TF=1.3N  TR=52N CJE=5P  CJC=6.6P XTB=1.4)
.MODEL Q2SA1145 PNP (IS=2.1E-14 BF=160 VAF=200 RB=70 IK=0.05
+                    TF=0.7N TR=28N  CJE=20P CJC=7.5P XTB=1.7)
.MODEL Q2SC1775A NPN (IS=2.8E-14 BF=500 VAF=150 RB=200 IK=0.03
+                     TF=0.5N TR=20N CJE=6.0P CJC=4.2P  XTB=1.7)
.MODEL Q2SD669A  NPN (IS=2.5E-13 BF=200 VAF=200 IK=1 RB=20
+                     XTB=1.7 CJC=60P CJE=200P TF=1.1N TR=44N)
.MODEL HZ6 D (BV=6)
```

〈第1図〉ドライブ段をディスクリート化したEL 34 PPパワー・アンプの原理回路

〈第2図〉 原理回路の周波数特性

ルを第1表に示します.

(3) バッファ・アンプ

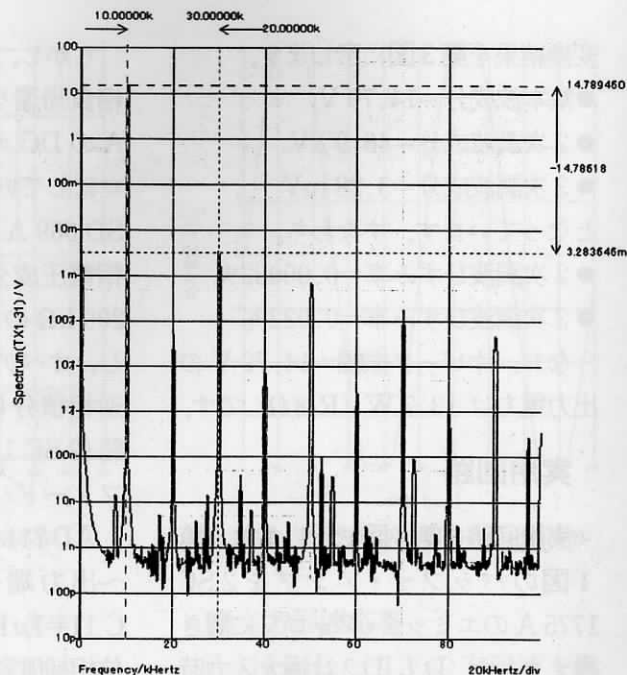
2段目とドライブ段の2SD669Aの間にゲイン=1倍の理想バッファ・アンプを挿入しています.

バッファ・アンプを省略すると，2段目のコレクタ負荷抵抗R11，R12に流れる電流は，2SA1145のコレクタ電流から2SD669Aのベース電流を引いた値になります．ベース電流は数100μA程度あるので，コレクタ電流（約5mA）に対し無視できません．そのため2SD669Aのh_{FE}のバラツキによりR11，R12の電位降下がばらつくことになり，2SD669Aのベース電位もばらつきます．必然的に2SD669Aのエミッタ電流がばらつき，そしてEL34のカソード電流がばらつきます.

コレクタ負荷抵抗R11，R12と直列に接続した1N4148は，2SD669Aのベース・エミッタ間電圧の温度による変動をキャンセルするものです.

〈第3図〉▶
原理回路のフーリエ解析結果

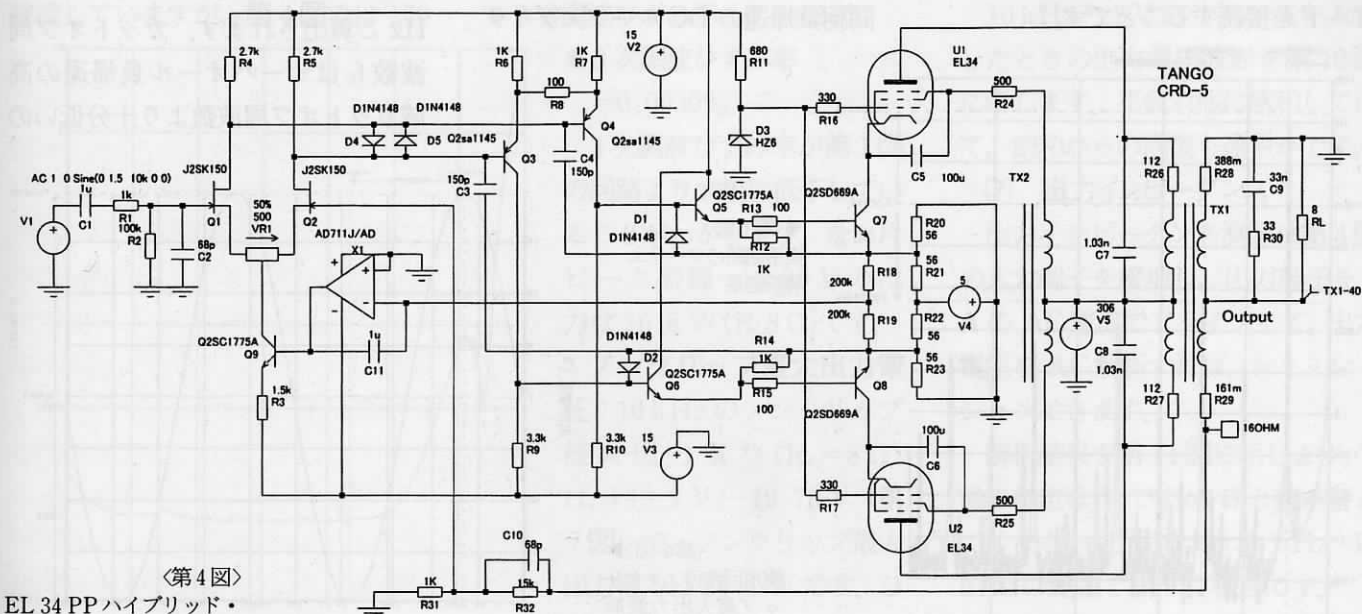
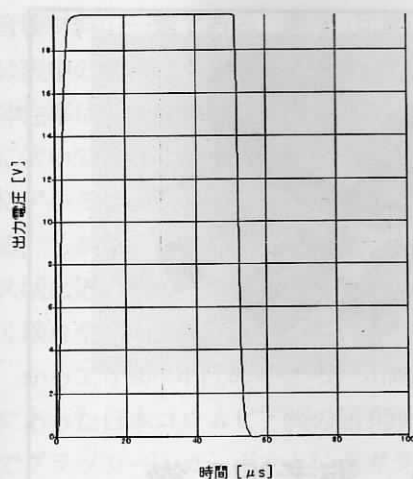
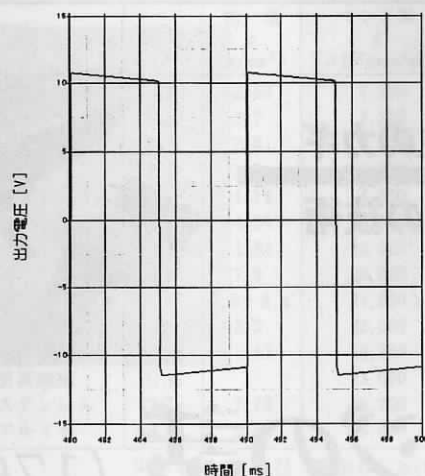
(4) ドライブ段と出力段

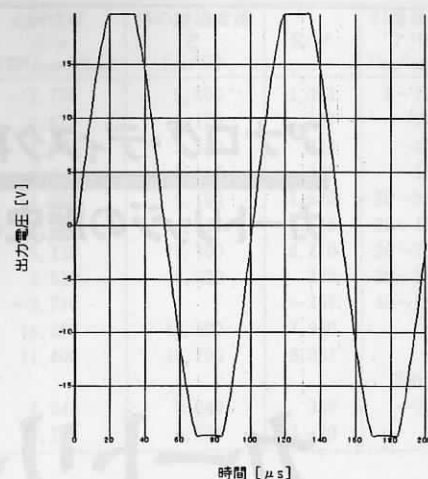
前回のEL34PPアンプとまったく同じです．中点タップつきチョーク・コイルTX2のインダクタンスは10H（コイル両端のインダクタンスは40H）です.

(5) 負帰還と位相補償

出力トランスの2次側からNFBをかけています．2SA1145のベース・コレクタ間に接続した100pFおよびR26=15kΩと並列に接続した68pFは位相補償容量です.

(6) 特性

周波数特性：帰還前と帰還後の周波数特性のシミュレーション結果を第2図に示します．1kHzの帰還量は18.8dBです.

ひずみ率特性：周波数10kHz/片ピーク振幅=1.5Vのサイン波を入力したときの出力電圧のフーリエ

〈第4図〉
EL34PPハイブリッド・パワー・アンプの実用回路

〈第8図〉 10kHzの方形波応答

〈第9図〉 100Hzの方形波応答

〈第10図〉 過大入力時の10kHzの出力波形

で，同相負帰還とオーバオール負帰還の相互作用はありません．

(3) 位相補償

第1図の原理回路では2SA 1145のベース・コレクタ間に位相補償容量100 pFを接続していますが，実用回路では2SD 669 Aのエミッタ～2SA 1145のベース間に位相補償容量150 pFを接続しています．

2SD 669 Aに局部帰還がかかるため，高域でオーバオールの負帰還量が低下しても局部帰還量は増えるため，2SD669 Aで発生するひずみは高域でも十分小さく抑えられます．

また，第1図の回路では2SA 1145の両エミッタ間に1.5 kΩを接続していますが，第4図では100 Ωにしてゲインを上げています．

(4) 実用回路の特性

周波数特性：シミュレーション結果を第5図に示します．1 kHzの帰還量は約40 dBです．100 kHzの帰還量は約13 dBで，第2図の100 kHzの帰還量とほとんど同じです．

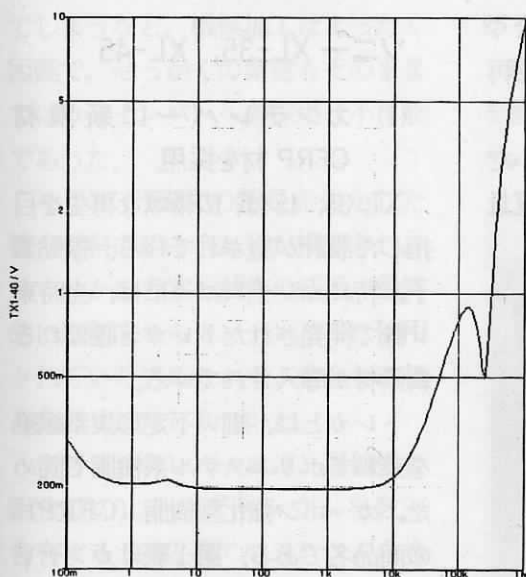
ひずみ率特性：第4図の回路に10 kHz/片ピーク振幅＝1.5 Vのサイン波を入力したときの出力電圧のフーリエ変換結果を，第6図に示します．

- 基本波成分＝16.39 V
- 2次調波成分＝20.8 μV
- 3次調波成分＝504 μV

となっています．すなわち，

- 2次調波ひずみ率＝0.00013%
- 3次調波ひずみ率＝0.0030%

3次調波ひずみ率が第1図の回路より大幅に低下していることがわかります．なお片ピーク振幅＝16.39 Vの出力は16.8 W (R_L 8 Ω)です．

ノンクリップ最大出力電圧：10 kHzのノンクリップ最大出力電力 (R_L＝8 Ω)は，＋19.7 V/−19.75 V（第7図）で，ノンクリップ最大出力電力は24.4 Wです．ひずみ率は0.053%です．

〈第11図〉 実用回路の出力インピーダンス特性

(5) 方形波応答

f＝10 kHz/±1 Vの方形波を入力したときの出力電圧波形を第8図に，f＝100 Hz/±1 Vの方形波を入力したときの出力電圧波形を第9図に示します．正のピーク電圧と負のピーク電圧が不揃いなのは，信号源の直流成分をカットするために挿入したC 1＝1 μFとR 1＝100 kΩによるハイパス・フィルタの過渡応答の影響です．C 1に適当な初期電圧を与え，そして過渡解析のstop timeを1秒以上に設定すれば，正負のピーク電圧はバランスします．

(6) 過大入力時の出力電圧波形

10 kHz/±2 Vのサイン波を入力したときの出力電圧波形を第10図に示します．正負対称に飽和していて，飽和からの回復も速やかです．

(7) 出力インピーダンス

出力インピーダンス測定は第4図の入力端子を接地し，出力端子を1 AのAC電流でドライブして，出力電圧をAC解析すれば，シミュレーションできます．

解析結果を第11図に示します．Y軸の単位はVですが，Ωと読み替えてください．ご覧のように1 Hz～10 kHzの範囲で0.2 Ω程度です．